

(19) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 10 月 23 日 (23.10.2003)

PCT

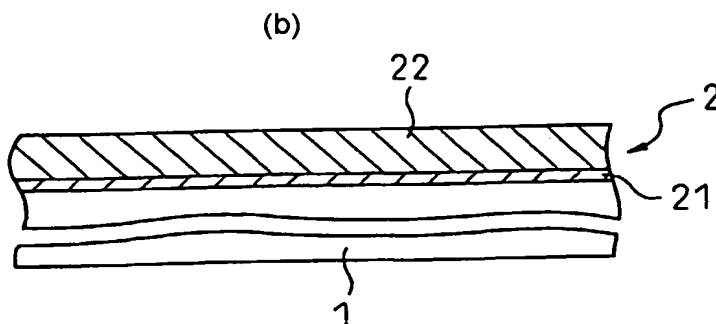
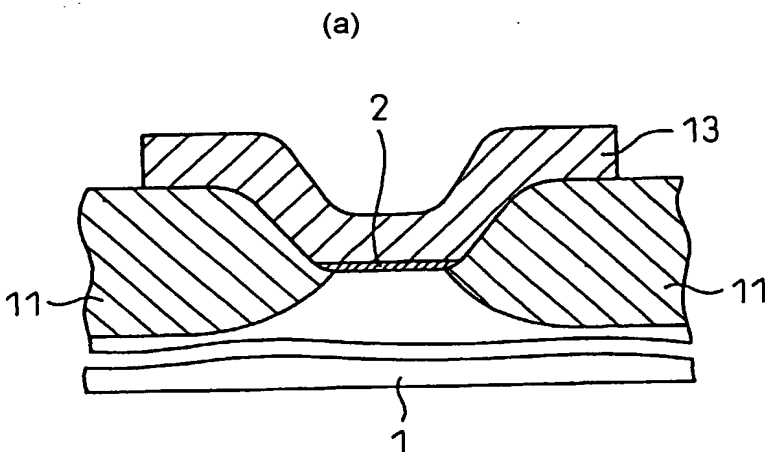
(10) 国際公開番号
WO 03/088342 A1

- (51) 国際特許分類⁷: H01L 21/316, 21/205 (72) 発明者; および
(75) 発明者/出願人 (米国についてののみ): 菅原 卓也 (SUGAWARA, Takuya) [JP/JP]; 〒407-0192 山梨県 韮崎市 穂坂町三ツ沢 6 5 0 東京エレクトロン株式会社内 Yamanashi (JP). 多田 吉秀 (TADA, Yoshihide) [JP/JP]; 〒407-0192 山梨県 韮崎市 穂坂町三ツ沢 6 5 0 東京エレクトロン株式会社内 Yamanashi (JP). 太田 与洋 (OHTA, Tomohiro) [JP/JP]; 〒407-0192 山梨県 韮崎市 穂坂町三ツ沢 6 5 0 東京エレクトロン株式会社内 Yamanashi (JP).
- (21) 国際出願番号: PCT/JP03/04128
- (22) 国際出願日: 2003 年 3 月 31 日 (31.03.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2002-97921 2002 年 3 月 29 日 (29.03.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒107-8481 東京都 港区 赤坂五丁目 3 番 6 号 Tokyo (JP).
- (74) 代理人: 石田 敬, 外 (ISHIDA, Takashi et al.); 〒105-8423 東京都 港区 虎ノ門三丁目 5 番 1 号 虎ノ門 3 7 森ビル 青和特許法律事務所 Tokyo (JP).
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[続葉有]

(54) Title: METHOD FOR PRODUCING MATERIAL OF ELECTRONIC DEVICE

(54) 電子デバイス材料の製造方法



(57) Abstract: A method for forming a film on the surface of the basic material of an electronic device by using plasma based on microwave irradiation through a planar antenna member having a plurality of slits under existence of a processing gas comprising at least a gas containing a film forming substance and a rare gas. An insulation film capable of forming the basic material of an electronic device having an insulation film of good electric characteristics can thereby be formed.

(57) 要約: 成膜物質を含有するガスと、希ガスとを少なくとも含む処理ガスの存在下で、複数のスリットを有する平面アンテナ部材を介するマイクロ波照射に基づくプラズマを用いて、電子デバイス用基材の表面に成膜を行う。良好な電気特性を有する絶縁膜を有する電子デバイス用基材を形成できる絶縁膜が形成できる。



DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

電子デバイス材料の製造方法

技術分野

本発明は、良好な電氣的性質を有する絶縁膜を有する電子デバイス材料を製造することが可能な電子デバイス材料の製造方法に関する。

背景技術

本発明は半導体ないし半導体装置、液晶デバイス等の電子デバイス材料の製造に一般的に広く適用可能であるが、ここでは説明の便宜のために、半導体装置（devices）の背景技術を例にとって説明する。

シリコンを始めとする半導体ないし電子デバイス材料用基材には、酸化膜を始めとする絶縁膜の形成、CVD等による成膜、エッチング等の種々の処理が施される。

近年の半導体デバイスの高性能化は、トランジスタを始めとする該デバイスの微細化技術の上に発展してきたといっても過言ではない。現在も更なる高性能化を目指してトランジスタの微細化技術の改善がなされている。近年の半導体装置の微細化、および高性能化の要請に伴い、（例えば、リーク電流の点で）より高性能な絶縁膜に対するニーズが著しく高まって来ている。これは、従来の比較的に集積度が低いデバイスにおいては事実上問題とならなかったリーク電流が、近年の微細化・高集積化および／又は高性能化したデバイスにおいては非常に大きくなり、例えば消費電力の面で大きな問題を生ずる可能性があるためである。特に、近年始まった、いわゆ

るユビキタス社会（何時でもどこでもネットワークに繋がる電子デバイスを媒体にした情報化社会）における携帯型電子機器の発達には低消費電力デバイスが必須であり、このリーク電流の低減が極めて重要な課題となる。

以下に具体的な例を述べる。例えば、次世代MOSトランジスタを開発する上で、上述したような微細化技術が進むにつれてゲート絶縁膜の薄膜化が要求される。すなわち、プロセス技術としては現在ゲート絶縁膜として用いられているシリコン酸化膜（ SiO_2 ）を極限（1～2原子層レベル）まで薄膜化することは可能であるものの、2nm以下の膜厚まで薄膜化を行った場合、量子効果によるダイレクトトンネルによるリーク電流の指数関数的な増加が生じ、消費電力が増大してしまうという問題点が生じる。

現在、IT（情報技術）市場はデスクトップ型パーソナルコンピュータや家庭電話等に代わる固定式電子デバイス（コンセントから電力を供給するデバイス）から、インターネット等にいつでもどこでもアクセスできる「ユビキタス・ネットワーク社会」への変貌を遂げようとしている。従って、ごく近い将来に、携帯電話やカーナビゲーションゲーションシステムなどの携帯端末が主流となると考えられる。このような携帯端末は、それ自体が高性能デバイスであることが要求されるが、これと同時に、上記の固定式デバイスではそれほど必要とされない小型、軽量かつ長時間使用に耐えうる機能を備えていることが前提となる。よって、携帯端末においては、これらの高性能化を図りつつ、しかも消費電力の低減化が極めて重要な課題となっている。

前述したように、例えば、次世代MOSトランジスタを開発する上で、高性能のシリコンLSIの微細化を追求していくとリーク電流が増大して、消費電力も増大するという問題が生じているが、性

能を追求しつつ消費電力を少なくするためには、MOSトランジスタのゲートリーク電流を増加させずにトランジスタの特性を向上させることが必要となる。

このような高性能かつ低消費電力のトランジスタを実現するという要請に応えるために、種々の手法（例えば、シリコン酸化膜の改質、シリコン酸窒化膜SiONの使用）が提案されているが、その有力な手法の一つが、高誘電率（High- κ ）材料、すなわちSiO₂膜よりも誘電率の高い材料を用いたゲート絶縁膜の開発である。このような高誘電率材料を用いることにより、SiO₂換算物理膜厚であるEOT（Equivalent Oxide Thickness）を（物理的に）厚くすることが可能であり、消費電力の大幅な低減が期待できる。

高誘電率材料を含む膜を形成する方法として電子ビーム蒸着やスパッタリング等に代表されるPVD（Physical Vapor Deposition）や熱反応を利用した熱CVD等が検討されているが、PVD法は均一性や膜質においてCVD法よりも大きく劣るため、現在のところ実用性はやや低い。

他方、熱CVD法は一般に有機ソース（例：Ta(OC₂H₅)₅、Zr(OC₄H₉)₄等の有機金属化合物）を含む成膜ガスを用い、そのガスを熱により反応させて成膜を行うために、膜中の有機物（カーボン）存在に起因した問題が生じ易い傾向がある。すなわち、膜中にカーボンが存在する場合は膜質の大幅な劣化が懸念されており、それを取り除くために、通常は、高温での成膜処理が必要とされる（C. Chaneliere, J.L. Autran, R.A.B. Devine, and B. Ballade, Material Science Engineering R. 22, 269 (1998) ; M.A. Cameron, S.M. Geroge, Thin Solid Films 348 (1999) 90-98 ; 神山 聡「DRAM用Ta₂O₅キャパシター形

成技術」 応用物理 Vol. 69 No. 9 2000 pp 1067-1073 ; 大路 譲 他「DRAMキャパシタへの高誘電体薄膜の応用－課題と方向」 応用物理 Vol. 66 No. 11 1997 pp 1210-1214 ; Kaupo KuKli, Mikko Ritala and Markku Leskela, J. Electrochemical Society Vol. 142 No. 5 May 1995 pp 1670-1675 を参照)。

高温における成膜ではカーボンと雰囲気中に含まれる酸素が反応し燃焼するために、膜中のカーボン濃度は低減すると考えられるが、高温で処理を行った場合の反応は供給律則となるために、均一に成膜を行うことは困難となる傾向が強い。

また、高誘電率材料は一般に熱安定性が低く、高温では結晶化が生じて粒界を形成するため、デバイス特性の劣化等の問題が生じる可能性がある。更には、均一性と結晶化を抑制するために低温で処理を行った場合は、逆に膜中に多量のカーボンが残る、あるいは弱い結合（例えばシリケートでは弱い Si-Si 結合など）が膜中に多く含まれる、等の問題が生じ易くなる。

これらの欠点を補うプロセスとして、プラズマ CVD による High-K 物質の成膜が提案されている (Byeong-Ok Cho, Sandy Lao, Lin Sha, and Jane P. Chang, Journal of Vacuum Science and Technology A 19 (6), Nov/Dec 2001 pp 2751-2761 ; Benjamin Chin-ming Lai, Nan-hui Kung, and Ya-min Lee, Journal of Applied Physics Volume 85 Number 8 15 April 1999 pp 4087-4090 ; Hiromitsu Kato, Tomohiro Nango, Takeshi Miyagawa, Takahiro Katagiri, Yoshimitsu Ohki, Kwang Soo Seol, and Makoto Takiyama, 2001 Dry Process International Symposium Proceeding pp 175-180 ; Gerald Lucovsky, Hiro Niimi, Robert Johnson, Joon Goo Hong, Robert Therrien a

nd Bruce Rayner, SSDM 2000 Abstracts p p 232-233
を参照)。プラズマプロセスは～400℃程度の基板温度にて成膜
を行うことが可能であり、また、その温度領域でも多量に酸素反応
種を生成することが可能なため低温でかつ炭素濃度の低い高誘電率
物質の生成が可能である（上記のByeong-Ok Choらの文献を参照）

。

しかしながら、これら従来のプラズマCVD成膜技術により高誘
電率材料層を成膜した場合、必ずしも良好な電気特性を有する絶縁
膜が得られなかった。その理由は、本発明者の知見によれば従来の
プラズマ成膜技術に用いられているプラズマの密度や電子温度など
の特性が本プロセスへ応用する際に、十分なもので無かったことが
原因と考えられる。

発明の開示

本発明の目的は、上記した従来技術の欠点を解消した電子デバイ
ス用材料の製造方法を提供することにある。

本発明の具体的な目的は、良好な電気特性を有する電子デバイス
用材料の製造方法を提供することにある。

本発明者は鋭意研究の結果、従来におけるように単なるプラズマ
を用いるのではなく、特定のプラズマに基づくCVD処理により成
膜することが、上記目的の達成のために極めて効果的なことを見出
した。

本発明の電子デバイス材料の製造方法は上記知見に基づくもので
あり、より詳しくは、成膜物質を含有するガスと、希ガスとを少な
くとも含む処理ガスの存在下で、複数のスリットを有する平面アン
テナ部材を介するマイクロ波照射に基づくプラズマを用いて、電子
デバイス用基材の表面に成膜を行うことを特徴とするものである。

上記構成を有する本発明の電子デバイス材料の製造方法においては、平面アンテナ部材を介してマイクロ波を照射することで、高密度でかつ低い電子温度を持つプラズマを高い均一性を保ったまま広範囲に発生させる方法を用いることで、良好な電気特性を有する膜を得ることができる。

本発明において、このような良好な電気特性を有する膜が得られる理由は、本発明者らの知見によれば、以下のように考えられる。

すなわち、本発明において、平面アンテナ部材を介してマイクロ波を照射することで、高密度でかつ低い電子温度を持つプラズマを高い均一性を保ったまま広範囲に発生させた場合には、高い酸素ラジカル密度の発生により、成膜時に同時に成膜反応種中のカーボンを燃焼させることができる。この方法により、成膜後に酸素ラジカルを膜に供給することでカーボンを燃焼させる場合よりも、カーボンの燃焼を促進させることができる。このカーボン量の低減に基づき、良好な電気特性を有する膜が得られると推定される。

これに対して、本発明者の知見によれば、現在用いられている並行平板型RFプラズマ、誘導コイル(ICP)プラズマや、ECRプラズマはプラズマ特性において以下のような問題があることが判明した。

一般に、並行平板型RFプラズマは電子密度が $1 \text{ E } 9 \sim 1 \text{ E } 10 / \text{ cm}^3$ 、電子温度が $3 \sim 4 \text{ eV}$ である。これは電子密度が低く電子温度が高いプラズマであり、低密度のために十分な反応種を形成できず、また高い電子温度のために膜中への電荷の打ち込みや基板へのプラズマダメージなどが生じる恐れがある。また、ICPプラズマにおいては、密度は $1 \text{ E } 10 \sim 1 \text{ E } 12 / \text{ cm}^3$ と充分であるが、電子温度が $3 \sim 4 \text{ eV}$ と高く、生成すべき膜ないしは基材に対するダメージが避けられない。

また、ECRプラズマも電子密度は $1\text{ E }9 \sim 1\text{ E }13 / \text{ cm}^3$ と広い範囲で制御が可能であるが、電子温度が $2 \sim 7\text{ e V}$ と高く、かつ電子密度と電子温度はトレードオフであり、高密度でかつ低電子温度のプラズマを形成することは困難であり（上記のByeong-Ok Chらの文献を参照）、したがって、本発明におけるような「カーボン量の低減」を得ることは困難である。

更には、従来の並行平板型RFプラズマおよびECRプラズマは、いずれも大面積化が困難であると言う共通の問題を持っているため、今後量産性の点で大きな発展が予想される300mmウェハプロセスへの応用は極めて難しい。

他方、本発明において使用する平面アンテナは、表面波プラズマの為に大面積化が容易であるため、今後量産性の点で大きな発展が予想される300mmウェハプロセスへの応用が容易という特徴を有する。

図面の簡単な説明

図1は、本発明の電子デバイス材料の製造方法により製造可能な半導体装置の一例を示す模式的な垂直断面図である。

図2は、本発明の電子デバイス材料の製造方法を実施するための半導体製造装置の一例を示す模式平面図である。

図3は、本発明の電子デバイス材料の製造方法に使用可能な平面アンテナ（RLSA；Slot Plane AntennaないしSPAと称される場合もある）・プラズマ処理ユニットの一例を示す模式的な垂直断面図である。

図4は、本発明の絶縁膜の改質装置に使用可能な平面アンテナ（RLSA）の一例を示す模式的な平面図である。

図5は、本発明の電子デバイス材料の製造方法に使用可能な加熱

反応炉ユニットの一例を示す模式的な垂直断面図である。

図 6 は、本発明の製造方法における各工程の一例を示すフローチャートである。

図 7 は、本発明の方法による膜形成の一例を示す模式断面図である。

図 8 は、通常の熱 C V D で作製された ZrO_2 のオージェ電子分光によるプロファイルを示すグラフである。

図 9 は、プラズマの発光強度の比と、X P S 分析から求めた膜中のカーボン濃度との関係を示す。

図 10 は、図 9 に用いた E C R プラズマの電子温度を示すグラフである。

図 11 は、平面アンテナ部材を介してマイクロ波を照射した場合におけるプラズマの電子密度の水平方向分析を示すグラフである。

図 12 は、平面アンテナ部材を介してマイクロ波を照射した場合におけるプラズマの電子温度の水平方向分析を示すグラフである。

発明を実施するための最良の形態

以下、必要に応じて図面を参照しつつ本発明を更に具体的に説明する。以下の記載において量比を表す「部」および「%」は、特に断らない限り質量基準とする。

(電子デバイス用材料の製造方法)

本発明においては、酸素原子を含有するガスと、希ガスとを少なくとも含む処理ガスの存在下で、複数のスリットを有する平面アンテナ部材を介するマイクロ波照射に基づくプラズマを用いて、電子デバイス用基材の表面に成膜を行う。

(電子デバイス用基材)

本発明において使用可能な上記の電子デバイス用基材は特に制限

されず、公知の電子デバイス用基材の1種または2種以上の組合せから適宜選択して使用することが可能である。このような電子デバイス用基材の例としては、例えば、半導体材料、液晶デバイス材料等が挙げられる。半導体材料の例としては、例えば、単結晶シリコンを主成分とする材料、液晶デバイス材料の例としてはガラス基板等が挙げられる。

(処理ガス)

本発明において、処理ガスは、成膜物質を含有するガスと、希ガスとを少なくとも含む。処理ガスは、これらに加え、必要に応じて、後述するような他のガスを含有していてもよい。

(成膜物質)

気相堆積 (vapor deposition) プロセスに基づき、上記した電子デバイス用基材上に膜ないし層を与える物質である限り、本発明において使用可能な成膜物質は特に制限されない。近頃の要求 (微細化、大面積化、低温化等) の点からは、このような成膜物質としては、例えば、ゲート絶縁膜用の成膜物質および／又は層間絶縁膜用の成膜物質が特に好適に使用可能である。

(ゲート絶縁膜用の成膜物質)

気相堆積プロセスに基づき、上記した電子デバイス用基材上にゲート絶縁膜ないし層を与える物質である限り、本発明において使用可能なゲート絶縁膜用の成膜物質は特に制限されない。上記した好適なEOTが容易に得られる点からは、このゲート絶縁膜用の成膜物質は、高誘電率 (High-k) 材料、すなわち誘電率が7.0以上の物質であることが好ましい。

本発明において好適に使用可能なゲート絶縁膜用の成膜物質としては、例えば、 SiO_2 、 Si_3N_4 、 Ta_2O_5 、 ZrO_2 、 HfO_2 、 Al_2O_3 、 La_2O_3 、 TiO_2 、 Y_2O_3 、BST (チタン酸バリ

ウム・ストロンチウム； $(Ba, Sr)TiO_3$ ）、 Pr_2O_3 、 Gd_2O_3 、 CeO_2 およびこれらの物質の化合物から選ばれる1以上の物質が挙げられる。

（層間絶縁膜用の成膜物質）

気相堆積プロセスに基づき、上記した電子デバイス用基材上に層間絶縁膜ないし層を与える物質である限り、本発明において使用可能な層間絶縁膜用の成膜物質は特に制限されない。層間絶縁膜は一般に厚い膜（1000Å～）であるため、高い成膜速度を有しかつ低いプラズマダメージを有する成膜方法が必要であり、本発明による高密度、低電子温度のプラズマは好適に使用可能である。また、層間絶縁膜は配線遅延を低減させる必要があるため、一般に誘電率の低い膜（Low-K膜）が必要とされている。好適な低い誘電率を達成する目的から、この層間絶縁膜用の成膜物質はSi、C、O、F、N、Hからなる群から選ばれる1以上の原子を含む、または2以上の原子を含むものであることが好ましい。

本発明において好適に使用可能な層間絶縁膜用の成膜物質としては、例えば SiO_2 、 SiO_3F_2 、MSQ、HSQ、テフロン（ポリテトラフルオロエチレン）、 $a-C:F$ およびこれらの物質の化合物から選ばれる1以上の物質が挙げられる。

（有機ソース）

気相堆積プロセスに基づき、上記した電子デバイス用基材上にゲート絶縁膜ないし層を与える物質である限り、本発明において使用可能な有機ソース（有機金属化合物）は特に制限されない。

本発明において好適に使用可能な有機ソースとしては、例えば、 $Ta(OC_2H_5)_5$ 、 $Zr(OC_4H_9)_4$ 、 $Hf(OC_4H_9)_4$ 等が挙げられる。

（処理ガス条件）

本発明の絶縁膜形成においては、形成可能な絶縁膜の特性の点からは、下記の条件が好適に使用できる。

希ガス（例えば、Kr、Ar、HeまたはXe）：500～3000 sccm、より好ましくは1000～2000 sccm、

O₂：10～500 sccm、より好ましくは40～200 sccm、

温度：室温25℃～600℃、より好ましくは250～500℃

圧力：3.3～267 Pa、より好ましくは6.7～133 Pa

マイクロ波：0.7～4.2 W/cm²、より好ましくは1.4～4.2 W/cm²、特に好ましくは1.4～2.8 W/cm²

（好適なプラズマ）

本発明において好適に使用可能なプラズマの特性は、以下の通りである。

電子温度：電子温度3 eV以下、更に好ましくは2 eV以下

電子密度：好ましくは1 E 10 / cm³以上、更に好ましくは1 E 11 / cm³以上

プラズマ密度の均一性：±10%

（平面アンテナ部材）

本発明の電子デバイス材料の製造方法においては、複数のスロットを有する平面アンテナ部材を介してマイクロ波を照射することにより電子温度が低くかつ高密度なプラズマを形成する。本発明においては、このような優れた特性を有するプラズマを用いて成膜を行うため、プラズマダメージが小さく、かつ低温で反応性の高いプロセスが可能となる。本発明においては、更に、（従来のプラズマを用いた場合に比べ）平面アンテナ部材を介してマイクロ波を照射す

ることにより、良質な絶縁膜の形成が容易であるという利点が得られる。

本発明によれば、良質な膜（例えば、絶縁膜）を形成することができる。したがって、この絶縁膜上に他の層（例えば、電極層）を形成することにより、特性に優れた半導体装置の構造を形成することが容易である。

（絶縁膜の好適な特性）

本発明によれば、下記のように好適な特性を有する絶縁膜を容易に形成することができる。

膜中のカーボン量（SIMS分析法により測定）：好ましくは20%以下、より好ましくは15%以下

（半導体構造の好適な特性）

本発明の方法の適用すべき範囲は特に制限されないが、本発明により形成可能な良質な絶縁膜は、MOS構造のゲート絶縁膜として特に好適に利用することができる。

（MOS半導体構造の好適な特性）

本発明により形成可能な極めて薄く、しかも良質な絶縁膜は、半導体装置の絶縁膜（特にMOS半導体構造のゲート絶縁膜）として特に好適に利用することができる。

本発明によれば、下記のように好適な特性を有するMOS半導体構造を容易に製造することができる。なお、本発明により改質した絶縁膜の特性を評価する際には、例えば、文献（VLSIデバイスの物理 岸野正則、小柳光正 著 丸善 P62～63）に記載されたような標準的なMOS半導体構造を形成して、そのMOSの特性を評価することにより、上記絶縁膜の自体の特性評価に代えることができる。このような標準的なMOS構造においては、該構造を構成する絶縁膜の特性が、MOS特性に強い影響を与えるからであ

る。

（製造装置の一態様）

以下、本発明の製造方法の好適な一態様について説明する。

まず本発明の電子デバイス材料の製造方法によって製造可能な半導体装置の構造の一例について、絶縁膜としてゲート絶縁膜を備えたMOS構造を有する半導体装置を図2を参照しつつ説明する。

図1（a）を参照して、この図1（a）において参照番号1はシリコン基板、11はフィールド酸化膜、2はゲート絶縁膜であり、13はゲート電極である。上述したように、本発明の製造方法によれば極めて薄く且つ良質なゲート絶縁膜2を形成することができる。このゲート絶縁膜2は、図1（b）に示すように、シリコン基板1との界面に形成された、品質の高い絶縁膜との積層構造からなる場合もある。例えば1.0nmの厚さの酸化膜21およびその上部に形成された絶縁膜22により構成されている場合もある。

この例では、この品質の高い酸化膜21は、 O_2 および希ガスを含む処理ガスの存在下で、Siを主成分とする被処理基体に、複数のスロットを有する平面アンテナ部材を介してマイクロ波を照射することによりプラズマを形成し、このプラズマを用いて前記被処理基体表面に形成されたシリコン酸化膜（以下「 SiO_2 膜」という）からなることが好ましい。このような SiO_2 を用いた際には、絶縁膜を形成する装置との装置構成が同じであるため、同一チャンバーで成膜することが可能であったり、同一仕様による操作性の向上、省スペース化などの利点が生じる。

本発明においては、このシリコン酸化膜21の表面には、上述したプラズマに窒素ガスを導入することによる窒化処理を施すことが電氣的膜厚低減効果の点から好ましい。または、このシリコン酸化膜21の代わりに、Si基材上に直接上述したプラズマに窒素ガス

を導入することで形成された、プラズマ窒化膜を用いることも可能である。これらのシリコン酸化膜、酸窒化膜もしくは窒化膜上に本発明を用いたゲート絶縁膜 22 を形成し、更にシリコン（ポリシリコンまたはアモルファスシリコン）を主成分とするゲート絶縁膜 13 が形成される。また、本発明を用いたゲート絶縁膜 22 を直接 Si 基材上に成膜することも可能である。

（製造方法の一態様）

次に、このようなゲート絶縁膜 2、更にその上にゲート電極 13 が配設された電子デバイス材料の製造方法について説明する。

図 2 は本発明の電子デバイス材料の製造方法を実施するための半導体製造装置 30 の全体構成の一例を示す概略図（模式平面図）である。

図 2 に示すように、この半導体製造装置 30 のほぼ中央には、ウェハ W（図 2）を搬送するための搬送室 31 が配設されており、この搬送室 31 の周囲を取り囲むように、ウェハに種々の処理を行うためのプラズマ処理ユニット 32、33、各処理室間の連通／遮断の操作を行うための二機のロードロックユニット 34 および 35、種々の加熱操作を行うための加熱ユニット 36、およびウェハに種々の加熱処理を行うための加熱反応炉 47 が配設されている。なお、加熱反応炉 47 は、上記半導体製造装置 30 とは別個に独立して設けてもよい。

ロードロックユニット 34、35 の横には、種々の予備冷却ないし冷却操作を行うための予備冷却ユニット 45、冷却ユニット 46 がそれぞれ配設されている。

搬送室 31 の内部には、搬送アーム 37 および 38 が配設されており、前記各ユニット 32～36 との間でウェハ W（図 2）を搬送することができる。

ロードロックユニット 3 4 および 3 5 の図中手前側には、ローダーアーム 4 1 および 4 2 が配設されている。これらのローダーアーム 4 1 および 4 2 は、更にその手前側に配設されたカセットステージ 4 3 上にセットされた 4 台のカセット 4 4 との間でウェハ W を出し入れすることができる。

なお、図 2 中のプラズマ処理ユニット 3 2、3 3 としては、同型のプラズマ処理ユニットが二基並列してセットされている。

更に、これらプラズマ処理ユニット 3 2 およびユニット 3 3 は、ともにシングルチャンバ型 C V D 処理ユニットと交換することが可能であり、プラズマ処理ユニット 3 2 や 3 3 の位置に一基または二基のシングルチャンバ型 C V D 処理ユニットをセットすることも可能である。

プラズマ処理が二基の場合、例えば、処理ユニット 3 2 で SiO_2 膜を形成した後、処理ユニット 3 3 で C V D 膜を形成する方法を行っても良く、また処理ユニット 3 2 および 3 3 で並列に SiO_2 膜形成と C V D 膜の形成を行っても良い。或いは別の装置で SiO_2 膜形成を行った後、処理ユニット 3 2 および 3 3 で並列に C V D 処理を行うこともできる。

(ゲート絶縁膜成膜の一態様)

図 3 はゲート絶縁膜 2 の成膜に使用可能なプラズマ処理ユニット 3 2 (3 3) の垂直方向の模式断面図である。

図 3 を参照して、参照番号 5 0 は、例えばアルミニウムにより形成された真空容器である。この真空容器 5 0 の上面には、基板（例えばウェハ W）よりも大きい開口部 5 1 が形成されており、この開口部 5 1 を塞ぐように、例えば石英や酸化アルミ等の誘電体により構成された偏平な円筒形状の天板 5 4 が設けられている。この天板 5 4 の下面である真空容器 5 0 の上部側の側壁には、例えばその周

方向に沿って均等に配置した 16 箇所の位置にガス供給管 72 が設けられており、このガス供給管 72 から O_2 や希ガス、 N_2 および H_2 、有機ソースやシランガス等から選ばれた 1 種以上を含む処理ガスが、真空容器 50 のプラズマ領域 P 近傍にムラなく均等に供給されるようになっている。

天板 54 の外側には、複数のスロットを有する平面アンテナ部材、例えば銅板により形成された平面アンテナ (RLSA) 60 を介して、高周波電源部をなし、例えば 2.45 GHz のマイクロ波を発生するマイクロ波電源部 61 に接続された導波路 63 が設けられている。この導波路 63 は、RLSA 60 に下縁が接続された偏平な平板状導波路 63A と、この平板状導波路 63A の上面に一端側が接続された円筒形導波管 63B と、この円筒形導波管 63B の上面に接続された同軸導波変換器 63C と、この同軸導波変換器 63C の側面に直角に一端側が接続され、他端側がマイクロ波電源部 61 に接続された矩形導波管 63D とを組み合わせ構成されている。

ここで、本発明においては、UHF とマイクロ波とを含めて高周波領域と呼ぶものとする。すなわち、高周波電源部より供給される高周波電力は 300 MHz 以上の UHF や 1 GHz 以上のマイクロ波を含む、300 MHz 以上 2500 MHz 以下のものとし、これらの高周波電力により発生されるプラズマを高周波プラズマと呼ぶものとする。

前記円筒形導波管 63B の内部には、導電性材料からなる軸部 62 の、一端側が RLSA 60 の上面のほぼ中央に接続し、他端側が円筒形導波管 63B の上面に接続するように同軸状に設けられており、これにより当該導波管 63B は同軸導波管として構成されている。

また真空容器 50 内には、天板 54 と対向するようにウエハ W の載置台 52 が設けられている。この載置台 52 には図示しない温調部が内蔵されており、これにより当該載置台 52 は熱板として機能するようになっている。更に真空容器 50 の底部には排気管 53 の一端側が接続されており、この排気管 53 の他端側は真空ポンプ 55 に接続されている。

(RLSA の一態様)

図 4 は本発明の電子デバイス材料の製造装置に使用可能な RLSA 60 の一例を示す模式平面図である。

この図 4 に示したように、この RLSA 60 では、表面に複数のスロット 60a、60a、…が同心円状に形成されている。各スロット 60a は略方形の貫通した溝であり、隣接するスロットどうしは互いに直交して略アルファベットの「T」の文字を形成するように配設されている。スロット 60a の長さや配列間隔は、マイクロ波電源部 61 より発生したマイクロ波の波長に応じて決定されている。

(加熱反応炉の一態様)

図 5 は本発明の電子デバイス材料の製造装置に使用可能な加熱反応炉 47 の一例を示す垂直方向の模式断面図である。

図 5 に示すように、加熱反応炉 47 の処理室 82 は、例えばアルミニウム等により気密可能な構造に形成されている。この図 5 では省略されているが、処理室 82 内には加熱機構や冷却機構を備えている。

図 5 に示したように、処理室 82 には上部中央にガスを導入するガス導入管 83 が接続され、処理室 82 内とガス導入管 83 内とが連通されている。また、ガス導入管 83 はガス供給源 84 に接続されている。そして、ガス供給源 84 からガス導入管 83 にガスが供

給され、ガス導入管 8 3 を介して処理室 8 2 内にガスが導入されている。このガスとしては、ゲート電極形成の原料となる、例えばシラン等の各種のガス（電極形成ガス）を用いることができ、必要に応じて、不活性ガスをキャリアガスとして用いることもできる。

処理室 8 2 の下部には、処理室 8 2 内のガスを排気するガス排気管 8 5 が接続され、ガス排気管 8 5 は真空ポンプ等からなる排気手段（図示せず）に接続されている。この排気手段により、処理室 8 2 内のガスがガス排気管 8 5 から排気され、処理室 8 2 内が所望の圧力に設定されている。

また、処理室 8 2 の下部には、ウエハ W を載置する載置台 8 7 が配置されている。

この図 5 に示した態様においては、ウエハ W と同径大の図示しない静電チャックによりウエハ W が載置台 8 7 上に載置されている。この載置台 8 7 には、図示しない熱源が設けられており、載置台 8 7 上に載置されたウエハ W の処理面を所望の温度に調整できる構造に形成されている。

この載置台 8 7 は、必要に応じて、載置したウエハ W を回転できるように機構になっている。

図 5 中、載置台 8 7 の右側の処理室 8 2 壁面にはウエハ W を出し入れするための開口部 8 2 a が設けられており、この開口部 8 2 a の開閉はゲートバルブ 9 8 を図中上下方向に移動することにより行われる。図 5 中、ゲートバルブ 9 8 の更に右側にはウエハ W を搬送する搬送アーム（図示せず）が隣設されており、搬送アームが開口部 8 2 a を介して処理室 8 2 内に入り出して載置台 8 7 上にウエハ W を載置したり、処理後のウエハ W を処理室 8 2 から搬出するようになっている。

載置台 8 7 の上方には、シャワー部材としてのシャワーヘッド 8

８が配設されている。このシャワーヘッド８８は載置台８７とガス導入管８３との間の空間を区画するように形成されており、例えばアルミニウム等から形成されている。

シャワーヘッド８８は、その上部中央にガス導入管８３のガス出口８３aが位置するように形成され、シャワーヘッド８８下部に設置されたガス供給孔８９を通し、処理室８２内にガスが導入されている。

（絶縁膜形成の態様）

次に、上述した装置を用いて、ウェハW上にゲート絶縁膜２からなる絶縁膜を形成する方法の好適な一例について説明する。

図６は本発明の方法における各工程の流れの一例を示すフローチャートである。

図６を参照して、まず、前段の工程でウェハW表面にフィールド酸化膜１１（図１（a））を形成する。その後、ゲート絶縁膜を形成する前の前洗浄（RCA洗浄）をほどこす。

次いでプラズマ処理ユニット３２（図２）内の真空容器５０の側壁に設けたゲートバルブ（図示せず）を開いて、搬送アーム３７、３８により、前記シリコン基板１表面にフィールド酸化膜１１が形成されたウェハWを載置台５２（図３）上に載置する。

続いてゲートバルブを閉じて内部を密閉した後、真空ポンプ５５により排気管５３を介して内部雰囲気気を排気して所定の真空度まで真空引きし、所定の圧力に維持する。一方マイクロ波電源部６１より例えば１．８０GHz（２２００W）のマイクロ波を発生させ、このマイクロ波を導波路により案内してRLSA60および天板５４を介して真空容器５０内に導入し、これにより真空容器５０内の上部側のプラズマ領域Pにて高周波プラズマを発生させる。

ここでマイクロ波は矩形導波管６３D内を矩形モードで伝送し、

同軸導波変換器 6 3 C にて矩形モードから円形モードに変換され、円形モードで円筒形同軸導波管 6 3 B を伝送し、更に平板状導波路 6 3 A を後方向に伝送していき、R L S A 6 0 のスロット 6 0 a より放射され、天板 5 4 を透過して真空容器 5 0 に導入される。この際マイクロ波を用いているため高密度低電子温度のプラズマが発生し、またマイクロ波を R L S A 6 0 の多数のスロット 6 0 a から放射しているため、このプラズマが均一な分布となる。

次いで、載置台 5 2 の温度を調節してウェハ W を例えば 4 0 0 °C に加熱しながら、ガス供給管 7 2 より酸化膜形成用の処理ガスであるクリプトンやアルゴン等の希ガスと、O₂ ガスとを、それぞれ 2 0 0 0 s c c m、2 0 0 s c c m の流量を 1 3 3 P a の圧力で導入して下地酸化膜 2 1 を形成する。

この工程では、導入された処理ガスはプラズマ処理ユニット 3 2 において発生したプラズマ流により活性化（ラジカル化）され、このプラズマにより図 7（a）の模式断面図に示すように、シリコン基板 1 の表面が酸化されて酸化膜（S i O₂ 膜） 2 1 が形成される。こうしてこの酸化処理を例えば 1 0 秒間行い、0.8 n m の厚さのゲート酸化膜またはゲート酸化膜用下地酸化膜（下地 S i O₂ 膜） 2 1 を形成することができる。

次に、ゲートバルブ（図示せず）を開き、真空容器 5 0 内に搬送アーム 3 7、3 8（図 2）を進入させ、載置台 5 2 上のウェハ W を受け取る。この搬送アーム 3 7、3 8 はウェハ W をプラズマ処理ユニット 3 2 から取り出した後、隣接するプラズマ処理ユニット 3 3 内の載置台にセットする。また、用途により、ゲート酸化膜上にユニット 3 3 での処理をせずに熱反応炉 4 7 に移動する場合もある。

（窒化含有層形成の態様）

次いで、このプラズマ処理ユニット 3 3 内でウェハ W 上に本発明

に基づいたCVD成膜処理が施され、先に形成された下地酸化膜（下地 SiO_2 ）21の表面上にHigh-K絶縁膜22（図7（b））が形成される。

このHigh-K CVD成膜処理の際には、例えば真空容器50内にて、ウェハ温度が例えば 400°C 、プロセス圧力が例えば 6.7 Pa （ 500 mTorr ）の状態、容器50内にガス導入管によりアルゴンガスと O_2 ガス、気化器により気化された $\text{Hf}(\text{OC}_4\text{H}_9)_4$ ガスと、その気化されたガスを気化器から真空容器内に運ぶために用いられるキャリアガス（ N_2 ガスやアルゴンガスを始めとする希ガス）とを導入する。例えばアルゴンガスを 2000 sccm 、 O_2 ガスを 200 sccm 、 $\text{Hf}(\text{OC}_4\text{H}_9)_4$ ガスを 10 sccm 、キャリアガス（ N_2 ）を 1000 sccm 導入する。

その一方で、マイクロ波電源部61より例えば $2\text{ W}/\text{cm}^2$ のマイクロ波を発生させ、このマイクロ波を導波路により案内してSA60bおよび天板54を介して真空容器50内に導入し、これにより真空容器50内の上部側のプラズマ領域Pにて高周波プラズマを発生させる。

（CVD絶縁膜22の形成）

この工程（CVD絶縁膜22の形成）では、導入されたガスはプラズマ化し、 Hf や O ラジカルが形成される。この Hf や O ラジカルがウェハW上面上の SiO_2 膜上で反応し、比較的短時間で SiO_2 膜表面に HfO_2 を形成する。このようにして図7（b）に示すように、ウェハW上の下地酸化膜（下地 SiO_2 膜）21の表面にHigh-K絶縁膜22が形成される。

このCVD処理を例えば20秒行うことで、換算膜厚 1.5 nm 程度の厚さのゲート絶縁膜を形成することができる。

（ゲート電極形成の態様）

次に、ウェハW上の SiO_2 膜上または下地 SiO_2 膜上にHigh-K CVD膜を形成した絶縁膜上にゲート電極13（図1（a））を形成する。このゲート電極13を形成するためには、ゲート酸化膜またはゲート酸窒化膜が形成されたウェハWをそれぞれプラズマ処理ユニット32または33内から取り出し、搬送室31（図2）側に一旦取り出し、しかる後に加熱反応炉47内に收容する。加熱反応炉47内では所定の処理条件下でウェハWを加熱し、ゲート酸化膜またはゲート酸窒化膜上に所定のゲート電極13を形成する。

このとき、形成するゲート電極13の種類に応じて処理条件を選択することができる。

即ち、ポリシリコンからなるゲート電極13を形成する場合には、例えば処理ガス（電極形成ガス）として、 SiH_4 を使用し、20～33Pa（150～250mTorr）の圧力、570～630℃の温度条件下で処理する。

また、アモルファスシリコンからなるゲート電極13を形成する場合には、例えば処理ガス（電極形成ガス）として、 SiH_4 を使用し、20～67Pa（150～500mTorr）の圧力、520～570℃の温度条件下で処理する。

更に、 SiGe からなるゲート電極13を形成する場合には、例えば $\text{GeH}_4/\text{SiH}_4=10/90\sim60/40\%$ の混合ガスを使用し、20～60Paの圧力、460～560℃の温度条件下で処理する。

（酸化膜の品質）

上述した工程では、ゲート酸化膜またはHigh-Kゲート絶縁膜用下地酸化膜を形成するに際し、処理ガスの存在下で、Siを主成分とするウェハWに、複数のスロットを有する平面アンテナ部材

(R L S A) を介してマイクロ波を照射することにより酸素 (O_2) および希ガスとを含むプラズマを形成し、このプラズマを用いて前記被処理基体表面に酸化膜を形成しているため、C V D 膜形成と同じ動作原理で下地酸化膜を作れることから、同一仕様による操作性の向上、省スペース化等が可能となる。また、同一原理で酸化および C V D 成膜を行えるために、同一チャンバーで連続的に酸化と C V D 処理を行うことも可能である。

(品質 G a t e 絶縁膜形成のメカニズムの推定)

また、上記の工程で得られる H i g h - K G a t e 絶縁膜は優れた品質を備えている。その理由は、本発明者の知見によれば、以下のように推定される。

上記 R L S A によって生成される酸素ラジカルは高密度であるため、H i g h - K 絶縁膜成膜中、同時に成膜ソースに含まれるカーボンを燃焼させることが可能である。また、熱 C V D によるラジカル形成に比べ、低温 (300°C 程度) でも高密度の酸素ラジカルを生成でき、熱による H i g h - K 物質の結晶化に伴うデバイス特性の劣化などを避けて成膜を行うことが可能である。

(好適な M O S 特性の推定メカニズム)

更に、上記第 3 の工程において特定条件下で加熱処理して得られるゲート電極を形成することにより、M O S 型半導体構造は優れた特性を備えている。その理由は、本発明者の知見によれば、以下のように推定される。

本発明においては、上述したように極めて薄く、且つ良質なゲート絶縁膜を形成することができる。このような良質なゲート絶縁膜 (ゲート酸化膜および / 又は H i g h - K ゲート絶縁膜) と、その上に形成したゲート電極 (例えば、C V D によるポリシリコン、アモルファスシリコン、S i G e) との組合せに基づき、良好なトラ

ンジスタ特性（例えば、良好な界面特性）を実現することが可能となる。

例えば、図 2 に示すようなクラスター化を行うことで、ゲート酸化膜および High-k ゲート絶縁膜形成と、ゲート電極形成との間における大気への暴露を避けることが可能となり、界面特性の更なる向上が可能となる。

以下、実施例により本発明を更に具体的に説明する。

実施例

図 8 に通常の熱 CVD で作製された ZrO_2 のオージェ電子分光によるプロファイルを示す。（M.A.Cameron, S.M.Geage Thin Solid Films 348(1999) PP90~98）。横軸にスパッタ時間（深さ方向への膜厚に相当）、縦軸に含有量を示した。図に示されるように膜中にカーボン（C）が 10~20% 含まれていることが分る。

図 9 に ECR プラズマ CVD を用いて作製された ZrO_2 膜のカーボン含有量を表した図を示す（Byeong-Ok Cho, Sandy Lao, Lin Sha, and Jane P.Chang, Journal of Vacuum Science and Technology A 19(6), Nov/Dec 2001 pp 2751-2761 から抜粋）。横軸はプラズマの発光強度の比、縦軸は XPS 分析から求めた膜中のカーボン濃度である。横軸の発光強度の比について説明する。プラズマを OES（Optical Emission Spectroscopy）にて発光分析した場合、516.52 nm の波長の光はカーボン（ C_2 ）の発光を表し、777.42 nm の光は O の発光を表す。

この図 9 に示されるように、 C_2 の発光と膜中のカーボン濃度は比例関係にあることが分っている。図 9 で問題となるのは縦軸の XPS 分析結果であるが、 C_2 の発光が小さいようなプロセス条件下では縦軸のカーボン濃度は測定環境のリファレンスウェハと同等の

濃度を保っていることが分る。図 8、図 9 から、プラズマプロセスの優位性が示されている。また、図 9 のような発光分析を行うことで、膜の分析を行うことなく大まかな膜中のカーボン濃度を予想できるため、プラズマを用いることでプロセスの最適化が容易になる可能性が有る。

図 10 に、図 9 に用いた ECR プラズマの電子温度を示す（上記した Byeong-Ok Cho らの文献より抜粋）。図のようにもっとも電子温度が低い場合でも 2 eV 以上の温度を持っていることが分る。また、電子密度は $1 \times 10^{11} \sim 1 \times 10^{12} / \text{cm}^3$ と報告されているが、低電子温度と高電子密度はトレードオフであり、2 eV において高い電子密度を維持することは困難である。

図 11 ～ 12 に本発明で提案している平面アンテナ部材を介してマイクロ波を照射した場合におけるプラズマの電子温度と密度とを測定した結果を示す。反応室を真空（背圧 $1 \times 10^{-4} \text{ Pa}$ 以下）に落とした後、Ar ガスと O_2 ガスをそれぞれ 1000 sccm 、 20 sccm 導入し、圧力を $7 \text{ Pa} \sim 70 \text{ Pa}$ に保った。その反応室上部に設置された石英性の天板上から平面アンテナ部材を介してマイクロ波を導入し、Ar と O のプラズマを発生させた。プラズマ中にラングミュアプローブを差込み、プラズマ容量を測定することでプラズマ温度と密度を計算した。図 11、図 12 のプラズマ評価結果に示されるように、本方法により電子密度 1×10^{12} 、電子温度 1.5 eV のプラズマを形成することが可能となっている。また、電子密度、電子温度ともに半径 150 mm 程度まで均一な特性を有しており、更なるアンテナ部材の最適化により、大口径ウェハ（300 mm ウェハ）への応用が可能である。

図 11、図 12 とともにプロセスガスではなく、Ar と O_2 ガスのみを用いたプラズマにて計測を行っているが、プロセスガス雰囲気

に近い CH_4 ガスを導入した場合は、一般に電子温度が低くなり、更にダメージの少ないプラズマとなることが予想される（上記した Byeong-Ok Choらの文献を参照）。

以上から、本発明のように平面アンテナ部材を介してマイクロ波を照射することにより形成されるプラズマを用いて、高誘電率物質を成膜することでカーボン濃度が抑制された高品質の高誘電率物質の成膜が可能となると考える。また、プロセスは $\sim 400^\circ\text{C}$ 程度の低温で行えるため、熱安定性の乏しい ZrO_2 や HfO_2 などの物質への応用も可能となる。

また、本発明では成膜する物質を高誘電率物質に限定して述べてきたが、本発明を用いたプラズマCVD法を層間絶縁膜などのそれ以外の物質を成膜する際に用いることも可能である。

産業上の利用可能性

上述したように本発明によれば、良好な電気特性を有する絶縁膜を与えるべき、電子デバイス材料の製造方法が提供される。

請 求 の 範 囲

1. 成膜物質を含有するガスと、希ガスとを少なくとも含む処理ガスの存在下で、複数のスリットを有する平面アンテナ部材を介するマイクロ波照射に基づくプラズマを用いて、電子デバイス用基材の表面に成膜を行うことを特徴とする電子デバイス材料の製造方法。

2. 前記電子デバイス用基材が、半導体装置用の基材である請求項1に記載の電子デバイス材料の製造方法。

3. 前記電子デバイス用基材が、Siを主成分とする基材である請求項1または2に記載の電子デバイス材料の製造方法。

4. 前記成膜により、基材上に絶縁膜が成膜される請求項1～3のいずれかに記載の電子デバイス材料の製造方法。

5. 前記成膜物質が、電界効果トランジスタのゲート絶縁膜用の成膜物質である請求項4に記載の電子デバイス材料の製造方法。

6. 前記ゲート絶縁膜用の成膜物質が SiO_2 、 Si_3N_4 、 Ta_2O_5 、 ZrO_2 、 HfO_2 、 Al_2O_3 、 La_2O_3 、 TiO_2 、 Y_2O_3 、BST（チタン酸バリウム・ストロンチウム； $(\text{Ba}, \text{Sr})\text{TiO}_3$ ）、 Pr_2O_3 、 Gd_2O_3 、 CeO_2 およびこれらの物質の化合物から選ばれる1以上の物質を含む請求項4または5に記載の電子デバイス材料の製造方法。

7. 前記処理ガスが、更に有機ソース（有機金属化合物）を含むガスである請求項1～6のいずれかに記載の電子デバイス材料の製造方法。

8. 前記絶縁膜の膜中カーボン濃度が15%以下である請求項4～7のいずれかに記載の電子デバイス材料の製造方法。

9. 前記成膜物質が層間絶縁膜用の成膜物質である請求項4に記

載の電子デバイス材料の製造方法。

10. 前記層間絶縁膜用の成膜物質が Si、C、O、F、N、H からなる群から選択される 1 又は 2 以上の原子を含む請求項 9 に記載の電子デバイス材料の製造方法。

11. 前記プラズマが電子温度 2 eV 以下、電子密度が $1 \times 10^{11} / \text{cm}^3$ 以上のプラズマである請求項 1 ～ 10 のいずれかに記載の電子デバイス材料の製造方法。

12. 前記電子デバイスが半導体装置である請求項 1 ～ 11 のいずれかに記載の電子デバイス材料の製造方法。

Fig.1(a)

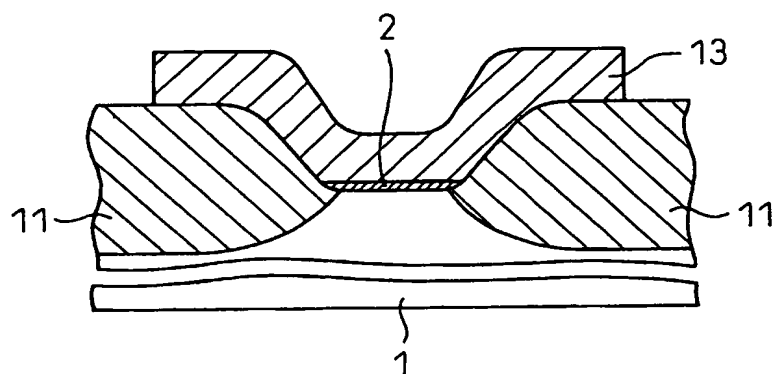


Fig.1(b)

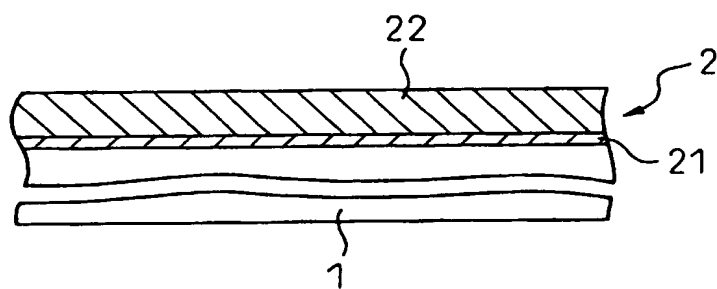


Fig.2

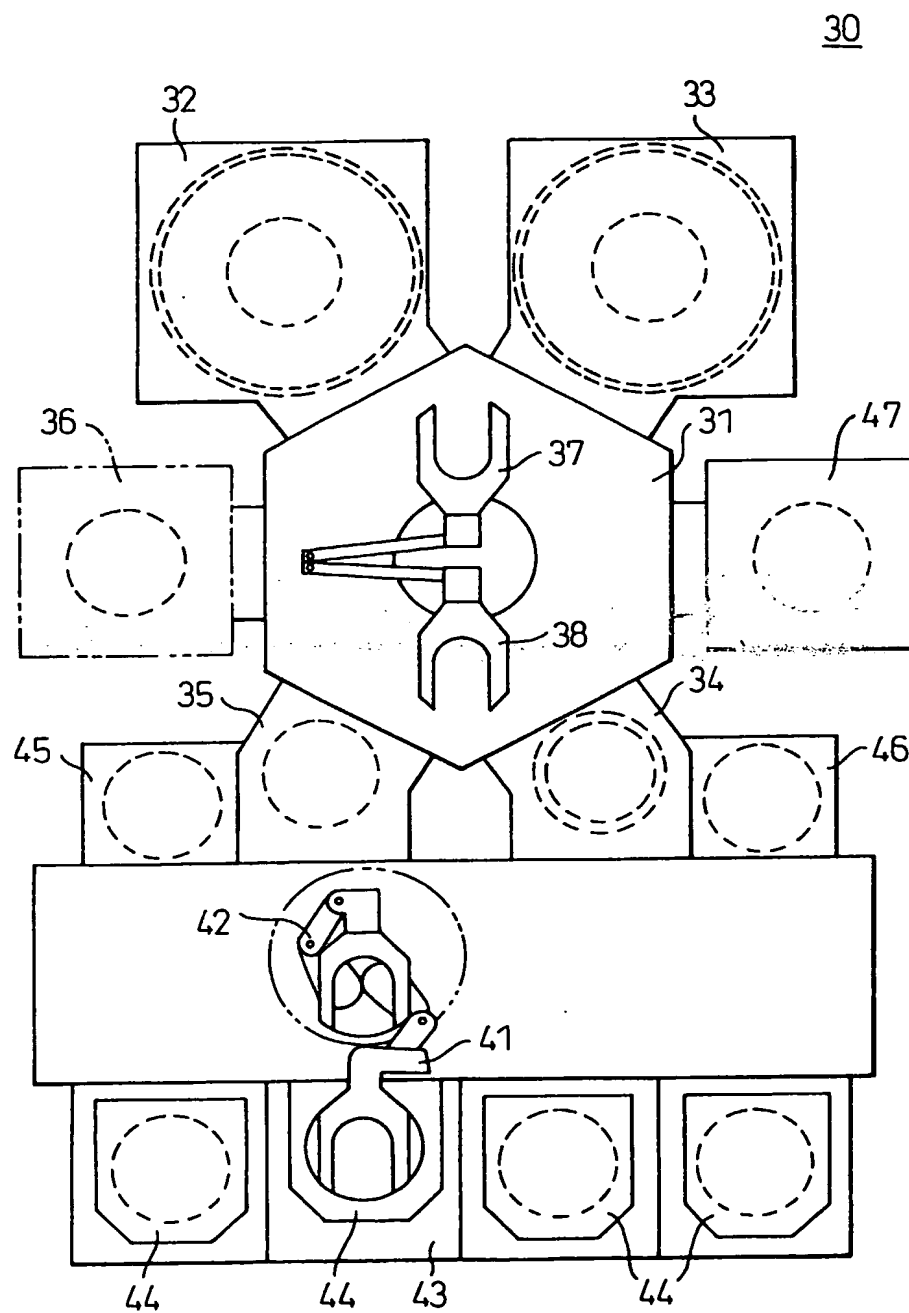


Fig. 3

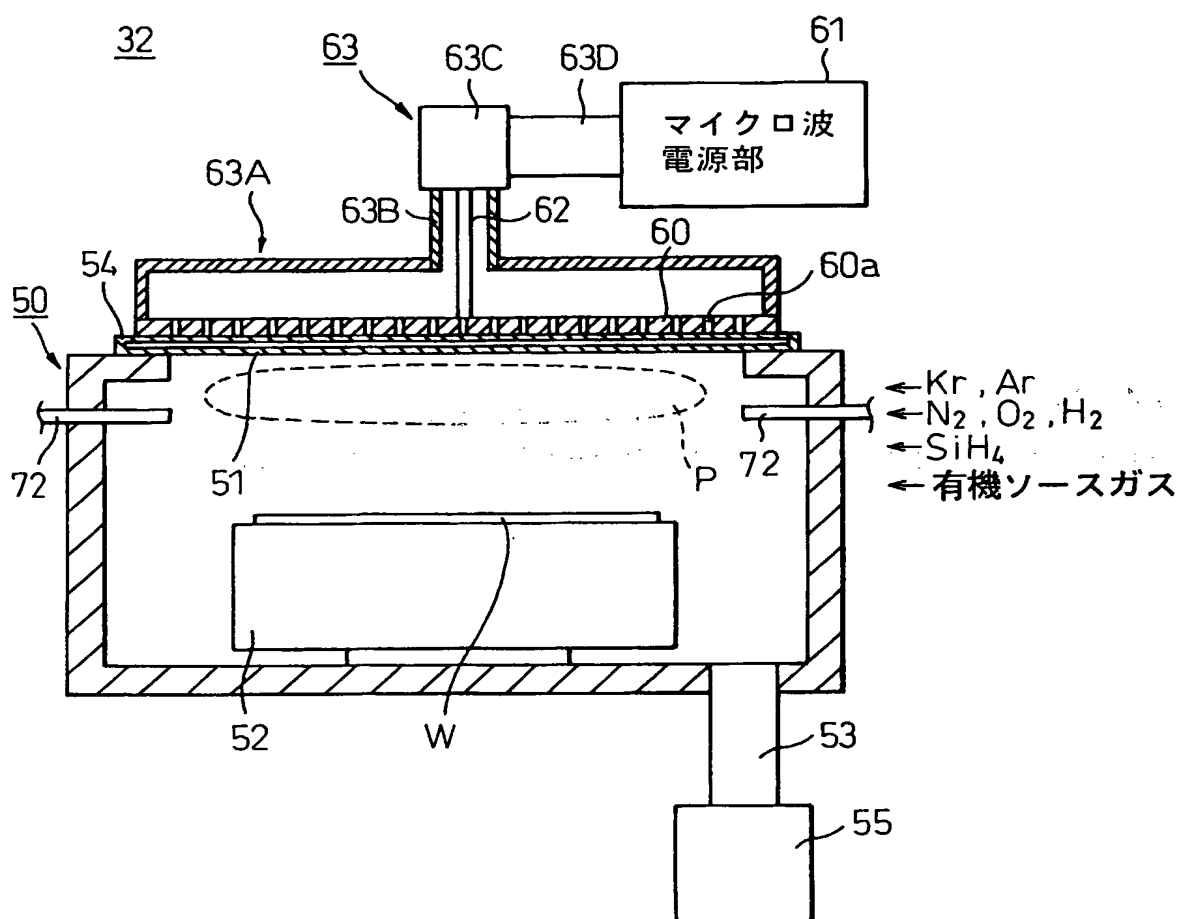


Fig.4

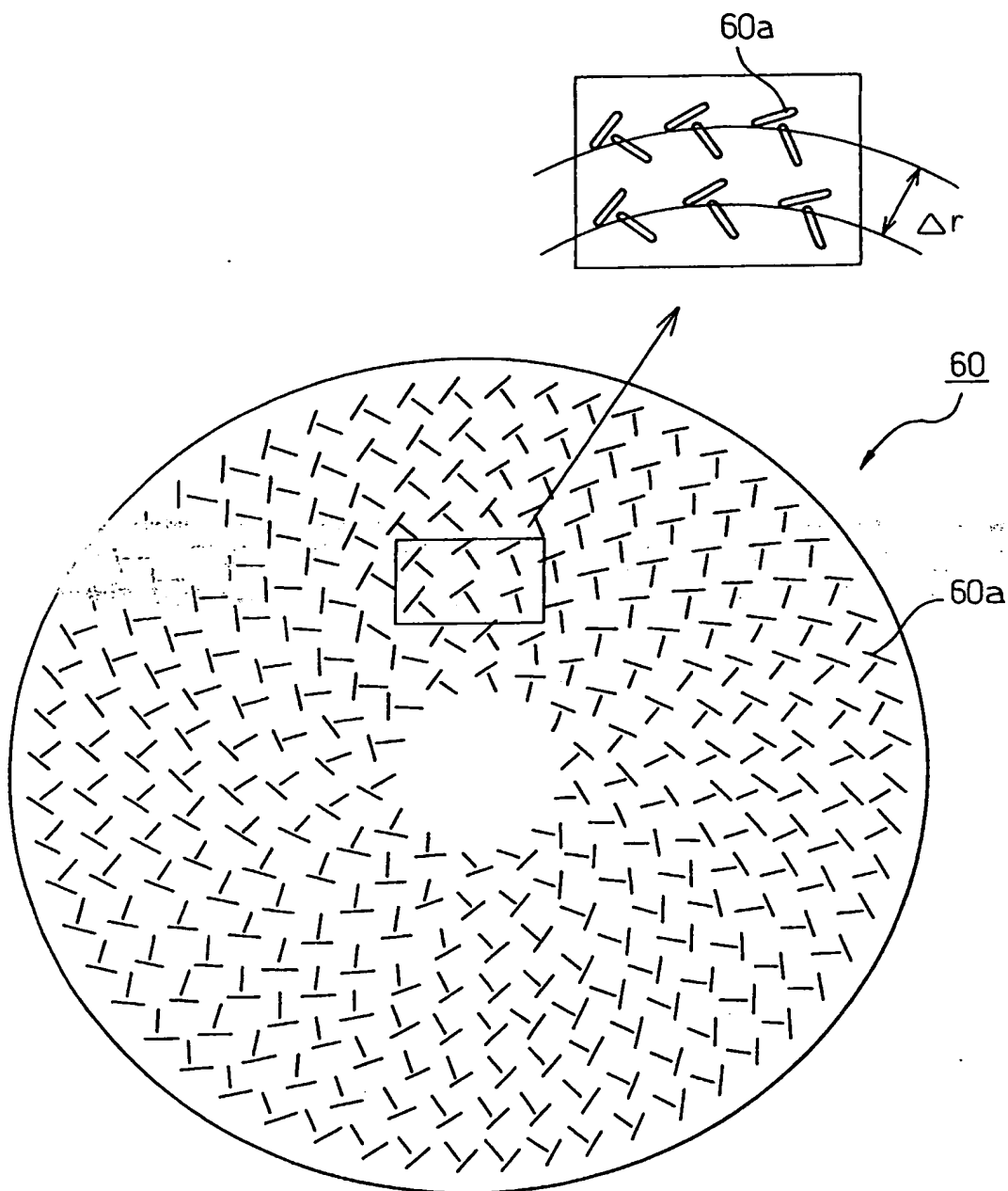


Fig. 5

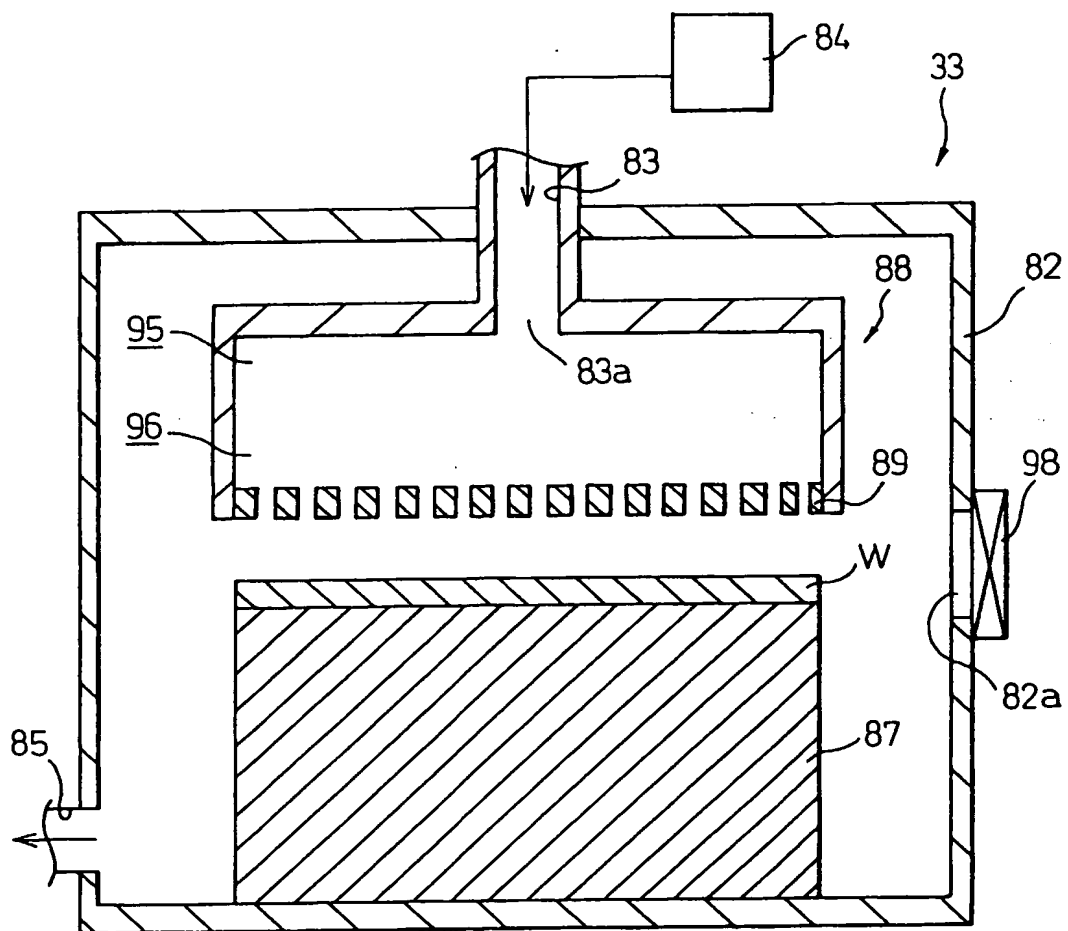


Fig. 6

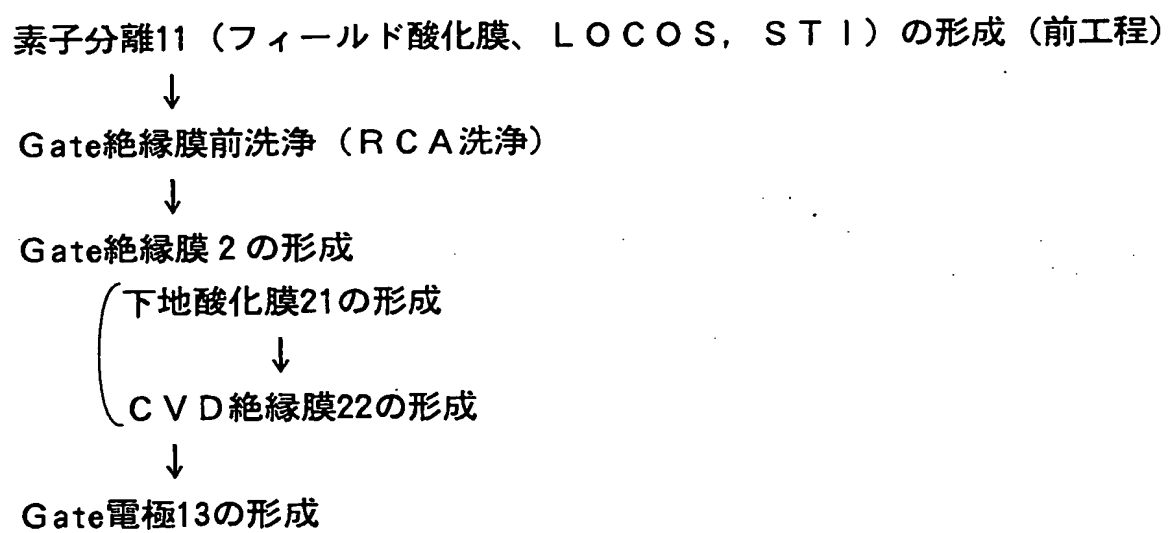


Fig. 7(a)

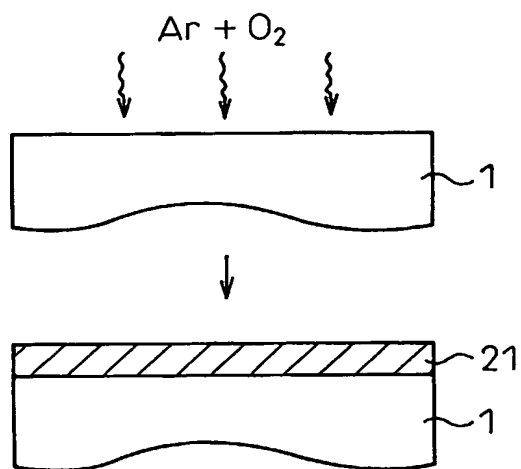


Fig. 7(b)

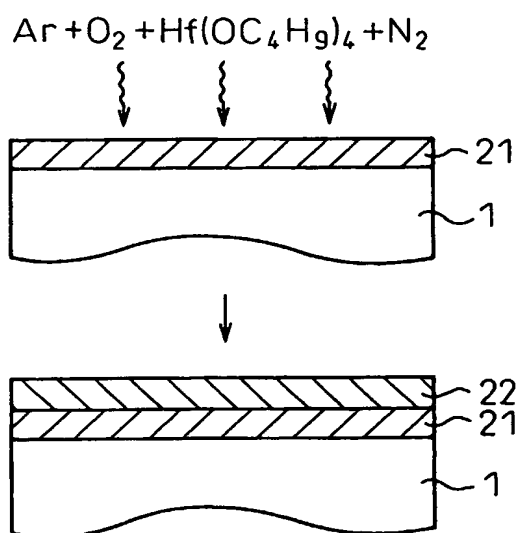


Fig.8

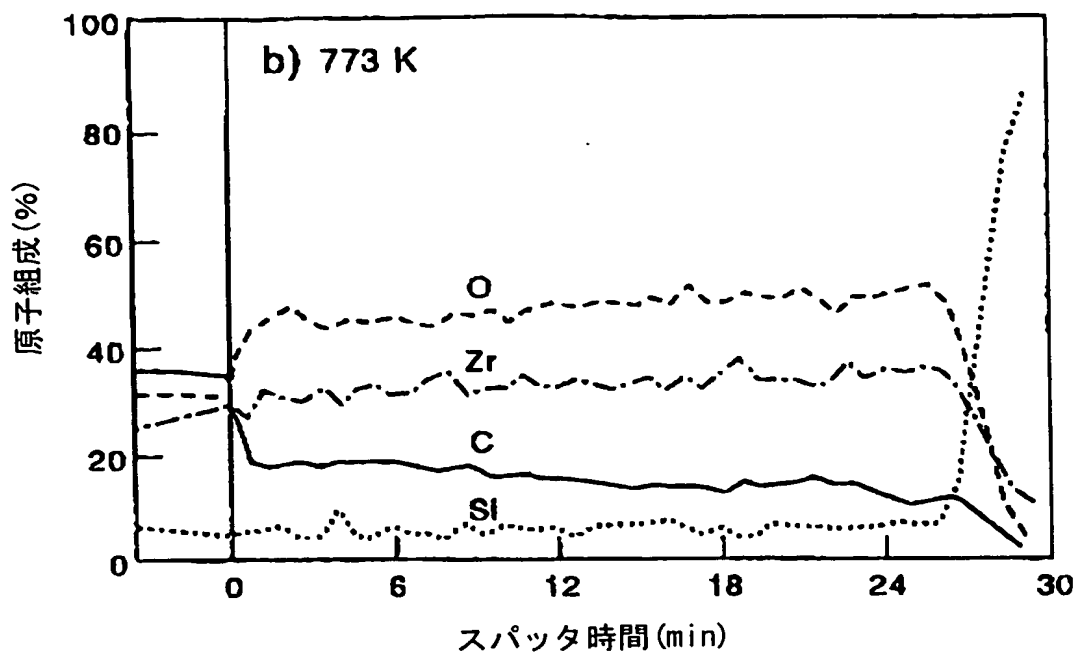


Fig.9

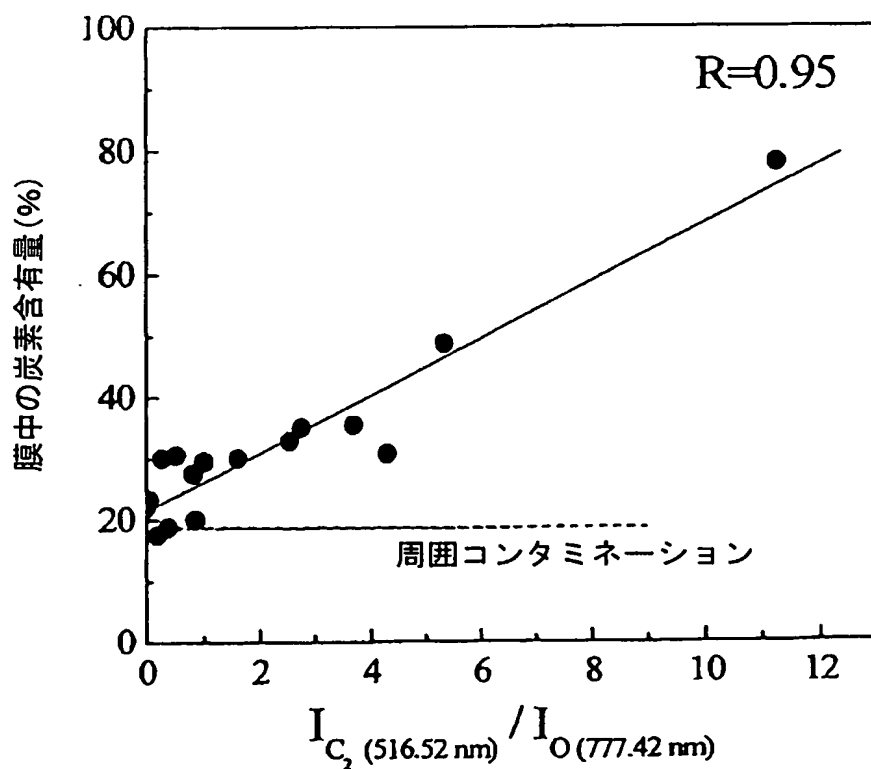


Fig.10(a)

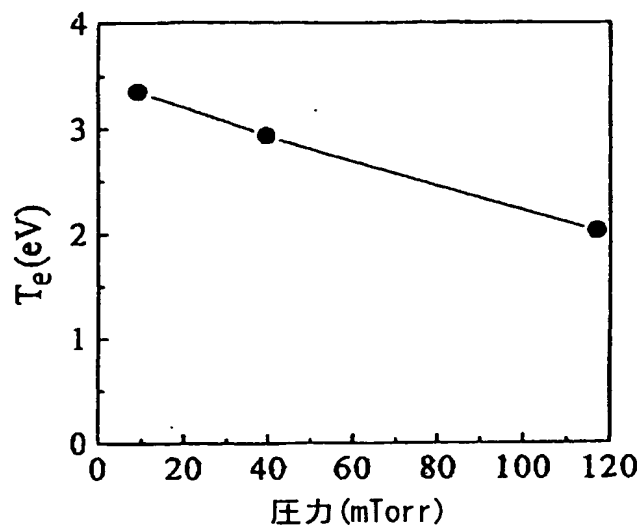


Fig.10(b)

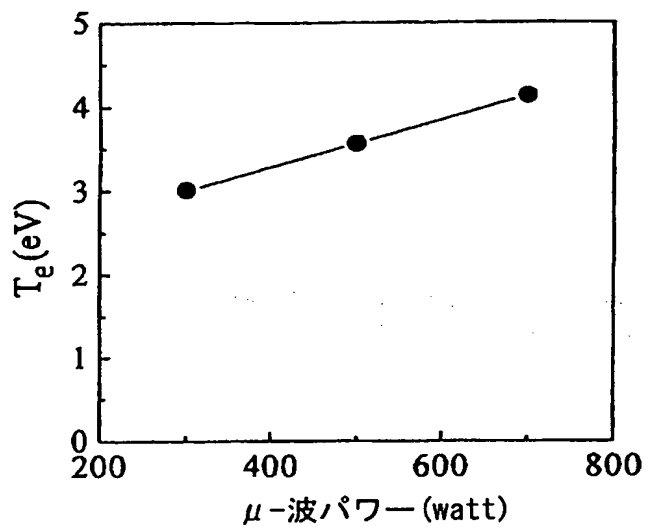


Fig.10(c)

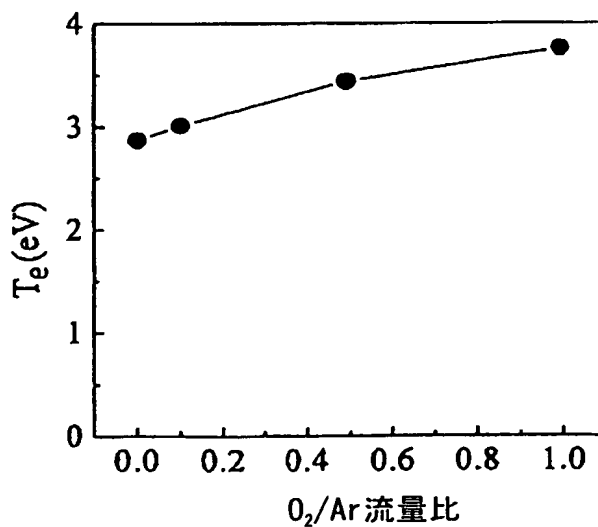


Fig.11

SPAアンテナプラズマ均一性評価～O₂添加～

ハード条件：7N (t=0.3mm), フラットAlN遅波板
 (ノーマルtan δ), SiO₂凸型天板 (t=25mm), 空気ギャップ=
 7.0mm プラズマ条件：Ar/O₂=1000/20sccm,
 圧力=7～70Pa, P_u=1000～2000W, ギャップ100mm

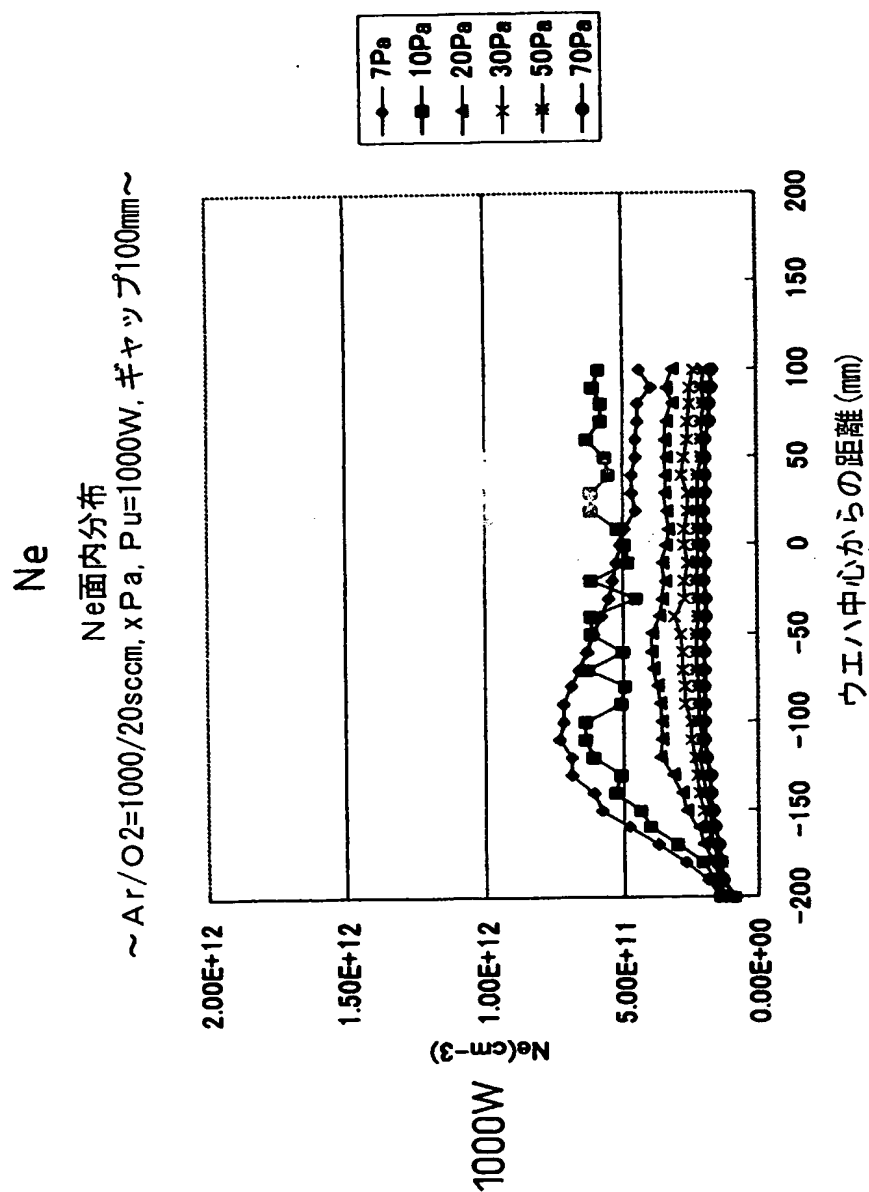
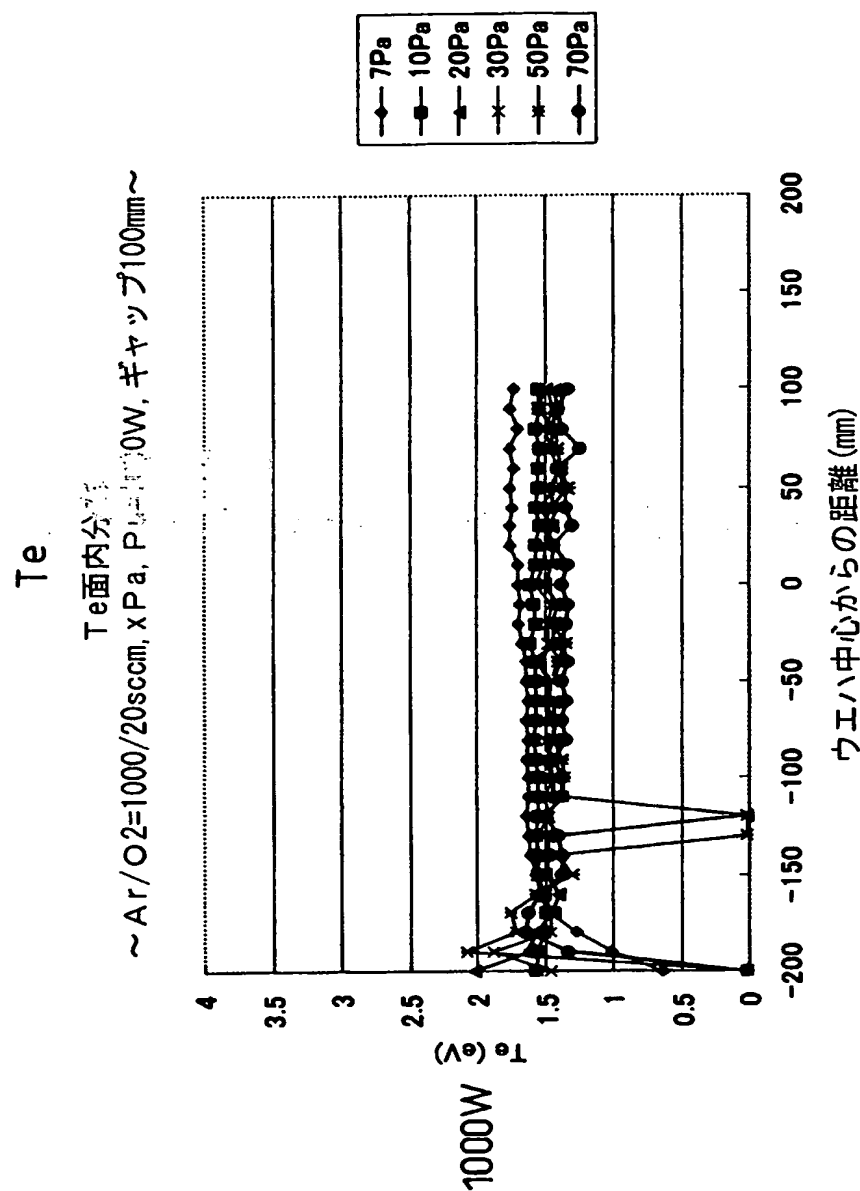


Fig.12

SPAアンテナプラズマ均一性評価～O₂添加～

ハード条件：7N (t=0.3mm), フラットAlN遅波板
 (ノーマルtan δ), SiO₂凸型天板 (t=25mm), 空気ギャップ=
 7.0mm プラズマ条件：Ar/O₂=1000/20sccm,
 圧力=7~70Pa, P_u=1000~2000W, ギャップ100mm



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/04128

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01L21/316, 21/205

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl.⁷ H01L21/312-21/318, 21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2000-294550 A (Tokyo Electron Ltd.), 20 October, 2000 (20.10.00), Claims & US 2002/0111000 A1 & KR 2000076774 A	1-5, 12 6
Y	JP 11-40397 A (Canon Inc.), 12 February, 1999 (12.02.99), Column 7, lines 37 to 44; column 17, line 48 to column 20, line 9 & EP 880164 B1 & US 6497783 B	1-4, 12 6
Y	JP 2001-111000 A (Samsung Electronics Co., Ltd.), 20 April, 2001 (20.04.01), Column 9, lines 8 to 26; Fig. 2 & US 2002/0195683 A1 & KR 2001017820 A & GB 2353404 A	6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
06 June, 2003 (06.06.03)

Date of mailing of the international search report
17 June, 2003 (17.06.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/JP03/04128

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-217415 A (Matsushita Electric Industrial Co., Ltd.), 10 August, 2001 (10.08.01), Column 6, lines 5 to 11 (Family: none)	6
A	JP 11-220024 A (Hitachi, Ltd.), 10 August, 1999 (10.08.99), (Family: none)	1-12
A	JP 2000-357690 A (Matsushita Electric Industrial Co., Ltd.), 26 December, 2000 (26.12.00), (Family: none)	1-12
A	US 2002/0014666 A1 (Tadahiro OHMI), 07 February, 2002 (07.02.02), & JP 2001-160555 A	1-12

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl¹ H01L 21/316, 21/205

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl¹ H01L 21/312 - 21/318, 21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2003年
 日本国登録実用新案公報 1994-2003年
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2000-294550 A (東京エレクトロン株式会社) 2000. 10. 20, 特許請求の範囲 & US 2002/0111000 A & KR 2000076774 A	1-5, 12 6
X Y	JP 11-40397 A (キャノン株式会社) 1999. 02. 12, 第7欄第37行-第44行, 第17欄第48行-第20欄第9行 & EP 880164 B1 & US 6497783 B	1-4, 7-12 6

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

06. 06. 03

国際調査報告の発送日 17.06.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 田中 永一



4R 9539

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-111000 A (三星電子株式会社) 2001. 04. 20, 第9欄第8行-第26行, 図2 & US 2002/0195683 A1 & KR 2001017820 A & GB 2353404 A	6
Y	JP 2001-217415 A (松下電器産業株式会社) 2001. 08. 10, 第6欄第5行-第11行 (ファミリーなし)	6
A	JP 11-220024 A (株式会社日立製作所) 1999. 08. 10 (ファミリーなし)	1-12
A	JP 2000-357690 A (松下電器産業株式会社) 2000. 12. 26 (ファミリーなし)	1-12
A	US 2002/0014666 A1 (Tadahiro Ohmi) 2002. 02. 07 & JP 2001-160555 A	1-12